

## SECTION A : 20 MARKS

## BAHAGIAN A : 20 MARKAH

## INSTRUCTION:

This section consists of TWENTY (20) objective questions. Answer ALL questions.

*Bahagian ini mengandungi DUA PULUH (20) soalan objektif. Jawab semua soalan.*

CLO1  
C2

1. Convert  $1A3F_{16}$  to its Decimal equivalent.

*Tukarkan  $1A3F_{16}$  kepada nilai yang setara dalam bentuk Decimal*

- A. 4423  
B. 2344  
C. 3244  
D. 4234

CLO1  
C3

2. Convert 1011100110 to 1's Compliment.

*Tukarkan 1011100110 dalam bentuk '1st Compliment'*

- A. 0100011001  
B. 1001100010  
C. 0110011101  
D. 0000111110

CLO1  
C3

3. Determine the ASCII code for the arithmetic equation,  $2(X+Y)=2x+2y$ .

*Tentukan ASCII kod bagi persamaan aritmatik berikut,  $2(X+Y)=2x+2y$ .*

- A. 32 28 58 2B 59 29 3D 32 78 2B 32 79  
B. 23 82 85 B2 95 92 D3 23 87 B2 23 97  
C. 97 23 B2 87 23 D3 92 95 B2 85 82 23  
D. 79 32 2B 78 32 3D 29 59 2B 58 28 32

SULIT

**POLITEKNIK**  
Jabatan Pengajian Politeknik

BAHAGIAN PEPERIKSAAN DAN PENILAIAN  
JABATAN PENGAJIAN POLITEKNIK  
KEMENTERIAN PENDIDIKAN MALAYSIA

JABATAN KEJURUTERAAN ELEKTRIK

PEPERIKSAAN AKHIR

SESI JUN 2013

EE202 : DIGITAL ELECTRONICS

TARIKH : 22 OKTOBER 2013  
TEMPOH : 2 JAM (2.30 – 4.30 PM)

Kertas ini mengandungi TUJUH BELAS (17) halaman bercetak.

Bahagian A: Objektif (20 soalan)

Bahagian B: Struktur (10 soalan)

Bahagian C: Esei (2 soalan)

Dokumen sokongan yang disertakan : Tiada

JANGAN BUKA KERTAS SOALAN INI SEHINGGA DIARAHKAN

(CLO yang tertera hanya sebagai rujukan)

SULIT

CLO 1  
C3

7. State the type of the following logic gate in Figure A1  
*Nyatakan jenis get logic pada gambarajah A1?*

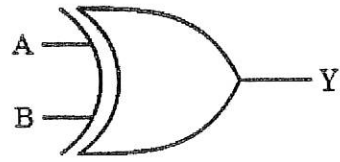


Figure A1/Gambarajah A1

- A. OR gate  
B. NOR gate  
C. X-OR gate  
D. X-NOR gate

CLO 1  
C3

8. Table A1 is the truth table for logic \_\_\_\_\_ gate.  
*Jadual A1 adalah merujuk kepada jadual kebenaran get logic \_\_\_\_\_.*

A	B	Y
0	0	1
0	1	1
1	0	1
1	1	0

Table A1 / Jadual A1

- A. NAND gate  
B. OR gate  
C. NOR gate  
D. AND gate

CLO1  
C2

4. Express this signed binary number "100001010" in its Decimal value.

*Tentukan nombor asas perpuluh bagi nombor bertanda asas perduaan.*

- A. +12  
B. -10  
C. -12  
D. +10

CLO1  
C2

5. The 2's complement of 11100111 is \_\_\_\_\_.

*11100111 dalam nilai pelengkap dua (2) ialah \_\_\_\_\_.*

- A. 11100110  
B. 00011001  
C. 00011000  
D. 00011010

CLO 1  
C2

6. Which of the following groups of codes represent ALL the illegal BCD codes?

*Kod manakah yang mewakili SEMUA kod BCD yang tidak sah?*

- A. 1001,1010,1011,1100,1101,1110  
B. 1000,1001,1010,1100,1101,1110  
C. 1010,1011,1100,1101,1110,1111  
D. 1000,1001,1010,1100,1101,1011

CLO 2  
C4

11. Identify which of the following combinations **CANNOT** be combined into K-map groups.

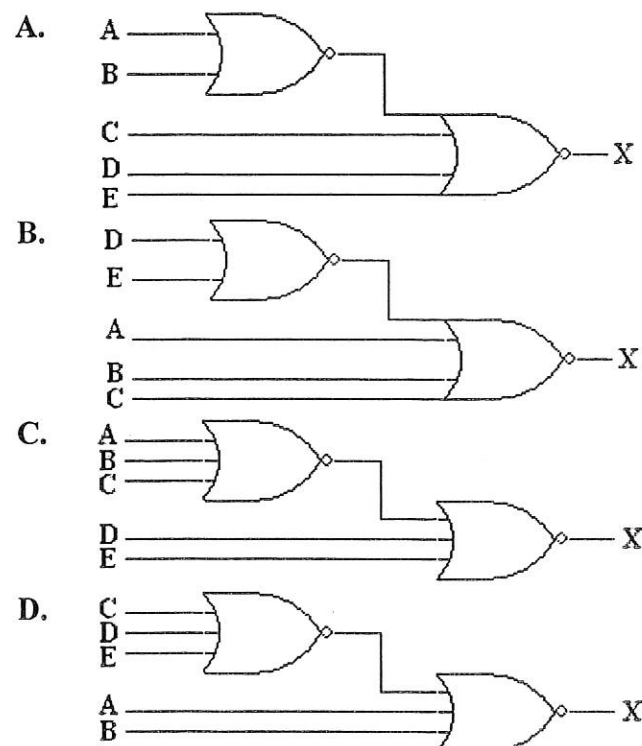
Yang mana satu di antara kombinasi berikut **TIDAK** dibenarkan digabung dalam peta-K.

- A. corners in the same row / penjuru di dalam baris yang sama
- B. corners in the same column / penjuru di dalam lajur yang sama
- C. overlapping combinations / kombinasi yang bertindih
- D. diagonal / pepenjuru yang menyerong

CLO 2  
C5

12. Implementing the expression  $X = \overline{A+B+(C+D+E)}$  with NOR logic gate:

Persamaan  $X = \overline{A+B+(C+D+E)}$  boleh dilaksanakan menggunakan get logik TAK ATAU:



CLO1  
C3

9. The total number of input states for 4-input AND gate are \_\_\_\_\_.

Jumlah masukan bagi get DAN 4-masukan ialah \_\_\_\_\_.

- A. 20
- B. 12
- C. 18
- D. 16

CLO 2  
C3

10 The Boolean "Sum Of Product "(SOP )expression obtained from Table A2 is :

Persamaan Boolean " jumlah hasil darab " (SOP) dihasilkan dari jadual A2 di bawah ini adalah:

Inputs			Output
A	B	C	X
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	0

Table A2 / Jadual A2

- A.  $ABC+ABC$
- B.  $A\bar{B}C+AB\bar{C}$
- C.  $\bar{A}\bar{B}C+AB\bar{C}$
- D. None of the above /Tiada di atas

16. Explain why does a multiplexer sometimes called a data selector?

*Terangkan kenapa kadang-kadang multiplexer di kenali sebagai data pemilih?*

- a) Because it selects which data input is to be sent to the data output.  
*Kerana ia memilih mana masukan data akan dihantar kepada keluaran data.*
- b) Because it selects which data output is to be sent to the data output.  
*Kerana ia memilih keluaran data yang akan dihantar kepada keluaran data.*
- c) Because it selects which data input is to be sent to the data input.  
*Kerana ia memilih masukan data yang akan dihantar kepada masukan data.*
- d) Because it selects which data output is to be sent to the data input.  
*Kerana ia memilih keluaran data yang akan dihantar kepada masukan data.*

CLO 2  
C3

17. Determine the type of the decoder in Figure A3.

*Kenalpasti jenis Penyahkod pada Gambarajah A3.*

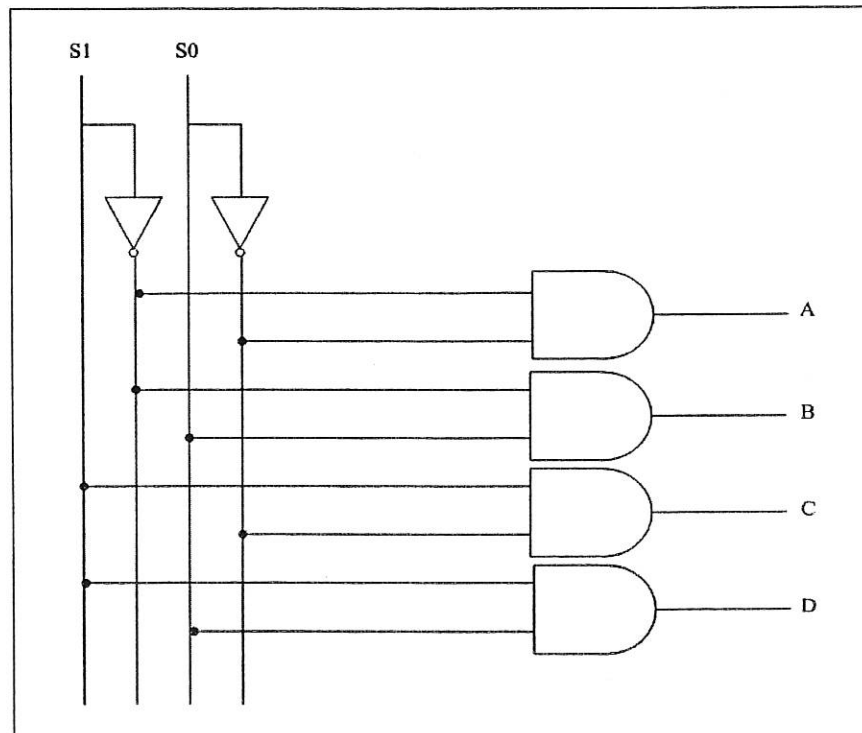


Figure A3 / Gambarajah A3

CLO 2  
C3

13. State the output of Combinational logic circuit in Figure A2

*Nyatakan keluaran bagi litar logik kombinasi pada Rajah A2:*

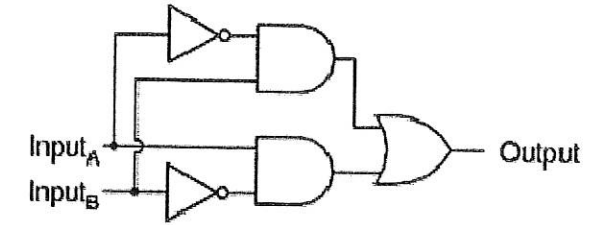


Figure A2 / Gambarajah A2

- |                   |                          |
|-------------------|--------------------------|
| A. $A + \bar{A}B$ | C. $\bar{A}\bar{B} + AB$ |
| B. $\bar{A} + AB$ | D. $\bar{A}B + A\bar{B}$ |

CLO 2  
C4

14. Boolean expression for three input AND gate is:

*Persamaan Boolean bagi tiga masukan get DAN adalah:*

- |                                  |                |
|----------------------------------|----------------|
| A. $\bar{A} . \bar{B} . \bar{C}$ | C. $A . B . C$ |
| B. $\bar{A} + \bar{B} + \bar{C}$ | D. $A + B + C$ |

CLO 2  
C3

15. Determine how many inputs and outputs does a BCD to decimal decoder has.

*Berapa talian masukan dan keluaran yang perlu ada pada BCD kepada penyahkod perpuluhan*

- A. 4 inputs, 10 outputs / 4 masukan, 10 keluaran
- B. 3 inputs, 10 outputs / 3 masukan, 10 keluaran
- C. 4 inputs, 8 outputs / 4 masukan, 8 keluaran
- D. 4 inputs, 9 outputs / 4 masukan, 9 keluaran

CLO2  
C3

- Complete the output in Table A3.  
20. Lengkapkan keluaran di Jadual A3.

J	K	$Q_N$	$Q_{N+1}$
0	0	(i)	0
1	1	0	(ii)
1	0	1	(iii)
0	1	0	1

Table A3 / Jadual A3

- A. (i) = 0, (ii) = 1, (iii) = 0  
B. (i) = 1, (ii) = 1, (iii) = 0  
C. (i) = 1, (ii) = 0, (iii) = 0  
D. (i) = 0, (ii) = 0, (iii) = 0

**SECTION B : 30 MARKS**  
**BAHAGIAN B : 30 MARKAH**

**INSTRUCTION:**

This section consists of **TEN (10)** structured questions. Answer **ALL** questions.

**ARAHAN:**

Bahagian ini mengandungi **SEPULUH (10)** soalan berstruktur. Jawab semua soalan.

CLO1  
C3

**QUESTION 1**  
**SOALAN 1**

Determine the decimal value 178 to its straight binary and BCD equivalent.  
Kenalpasti nilai desimal 178 kepada persamaan binari dan BCD yang setara.

[3 marks]  
(3 markah)

CLO2  
C3

**QUESTION 2**  
**SOALAN 2**

Draw the logic circuit for the given Boolean expression .

Lukiskan litar logik daripada persamaan boolean yang diberikan.

$$M = (B + C)A$$

[3 marks]  
(3 markah)

CLO2  
C3

18. Choose the statement that **BEST** describes the operation of a negative-edge-triggered D flip-flop?

Kenalpasti pernyataan yang terbaik menerangkan operasi jam negatif flip-flop D?

- A. The logic level at the D input is transferred to Q **NEGATIVE** of CLK.  
Tahap logik pada masukan dipindahkan ke Q pada jam negatif
- B. The Q output is **ALWAYS** identical to the CLK input if the D input is HIGH.  
Keluaran Q adalah sentiasa sama dengan masukan JAM jika masukan D adalah TINGGI.
- C. The Q output is **ALWAYS** identical to the D input when **POSITIVE** CLK.  
Keluaran Q adalah sentiasa sama dengan masukan D apabila JAM.
- D. The Q output is **ALWAYS** identical to the D input.  
Keluaran Q adalah sentiasa sama dengan masukan D.

CLO2  
C3

19. Assume a J-K flip-flop has  $j=k=1$  inputs. The next clock pulse will cause the output to \_\_\_\_\_.

Anggap J-K flip-flop mempunyai masukan  $J=K=1$ . Jam berikutnya akan menyebabkan keluaran \_\_\_\_\_

- A. Set  
Set
- B. Reset  
Reset
- C. Latch  
Selak
- D. Toggle  
Berubah

CLO3  
C1**QUESTION 6**  
**SOALAN 6**

Determine the number of Flip Flop needed for an asynchronous up counter with 2MHz input frequency and 125 kHz for the last output frequency.

*Tentukan bilangan flip flop yang diperlukan bagi sebuah Pembilang Tak Segerak (menaik) yang mempunyai 2MHz frekuensi masukan dan 125kHz pada frekuensi keluaran flip flop terakhir.*

[3 marks]  
(3 markah)

CLO3  
C1**QUESTION 7**  
**SOALAN 7**

Construct the state diagram for a synchronous counter that count 1, 2, 4, 5, 6, 7 repeatedly.

*Binakan Rajah Keadaan Pembilang Segerak yang membilang 1,2,4,5, 6,7 berulang kali.*

[3 marks]  
(3 markah)

CLO3  
C2**QUESTION 8**  
**SOALAN 8**

- Draw the cascade connection between MOD-16 counter and MOD-2 counter.
- Calculate the total MOD

*a) Lukiskan sambungan cascade di antara pembilang MOD-16 dan pembilang MOD-2.*

*b) Kirakan jumlah keseluruhan MOD*

[3 marks]  
(3 markah)

CLO3  
C3**QUESTION 9**  
**SOALAN 9**

Construct the shift register circuit 3 bits for Johnson counter by using D flip flop.

*Bina alat daftar anjakan pembilang Johnson 3 bit dengan menggunakan flip flop D.*

[3 marks]  
(3 markah)

CLO2  
C3**QUESTION 3**  
**SOALAN 3**

Simplify the expression below, using Boolean Algebra techniques.

*Ringkaskan persamaan di bawah menggunakan teknik Boolean Algebra.*

$$AB + A(B + C) + B(B + C)$$

[3 marks]  
(3 markah)

CLO2  
C3**QUESTION 4**  
**SOALAN 4**

Draw a labeled block diagram for Decimal to BCD encoder

*Lukis dan labelkan rajah blok untuk Pengkod Desimal ke kod BCD.*

[3 marks]  
(3 markah)

CLO3  
C3**QUESTION 5**  
**SOALAN 5**

Draw the output waveform, Q for T clock flip flop positive trigger in Figure B4 :

*Lukiskan gelombang keluaran, Q untuk T flip-flop jam positif di Gambarajah B4:*

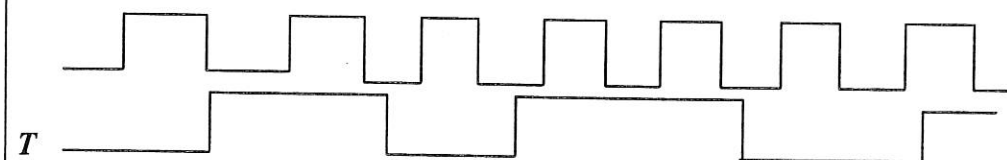


Figure A4/Gambarajah A4

[3 marks]  
(3 markah)

**SECTION C : 50 MARKS**  
**BAHAGIAN C : 50 MARKAH**

**INSTRUCTION:**

This section consists of **TWO (2)** essay questions. Answer **ALL** questions.

**ARAHAN:**

Bahagian ini mengandungi **DUA (2)** soalan esei. Jawab **SEMUA** soalan.

**QUESTION 1**  
**SOALAN 1**

CLO2  
C2

- (a) Write the Boolean Expression for the logic circuit in Figure C5.  
*Tuliskan Persamaan Boolean bagi litar logik di dalam Rajah 5.*

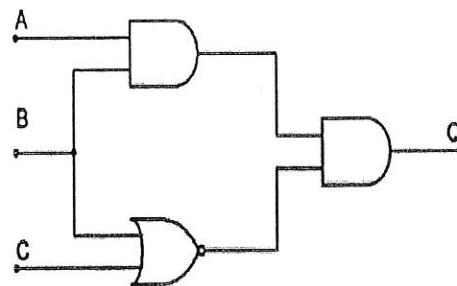


Figure C5 / Gambarajah C5

[3 marks]  
(3 markah)

CLO2  
C4

- (b) Given the Boolean expression  $M = XY\bar{Z} + \bar{X}Y\bar{Z} + \bar{X}YZ + XY\bar{Z}$ .

*Diberi persamaan Boolean  $M = XY\bar{Z} + \bar{X}Y\bar{Z} + \bar{X}YZ + XY\bar{Z}$*

- (i) Draw a combinational logic circuits using the given Boolean Expression.

*Lukiskan litar logik gabungan daripada persamaan Boolean yang diberi.*

[10 marks]  
(10 markah)

CLO3  
C3

**QUESTION 10**  
**SOALAN 10**

Use Parallel Input-Serial Output Register (PISO) concept to complete the data in Table B4 when the register performs right shift operation on the application of each clock pulse. Assume the data word is 11001

*Berdasarkan Jadual B4, gunakan konsep masukan selari- keluaran siri (PISO) data apabila alat daftar ini beroperasi secara anjakan ke kanan bagi setiap jam. Anggap data yang diberikan ialah 11001.*

Operation/Operasi	Qa	Qb	Qc	Qd	Qe	Data
Shift/Anjak	1	1	0	0	1	
1 <sup>st</sup> clock/jam						
2 <sup>nd</sup> clock/jam						
3 <sup>rd</sup> clock/jam						
4 <sup>th</sup> clock/jam						
5 <sup>th</sup> clock/jam						

Table B4/Jadual B4

[3 marks]  
(3 markah)

CLO3  
C3 (b) Determine the output for JK flip-flop in Table

*Tentukan keluaran bagi JK flip-flop*

Input		Output before clock		Output after clock	
J	K	Q <sub>n</sub>	Q <sub>n</sub> '	Q <sub>n+1</sub>	Q <sub>n+1</sub> '
0	0	1	0		
1	1	1	0		
0	1	1	0		
1	1	0	1		

Table 5/ Jadual 5

[4 marks]  
(4 markah)

CLO3  
C2 (c) Give the definition of Ripple Counter.

*Berikan definisi Pembilang Riak.*

[2 marks]  
(6 markah)

CLO3  
C4 (d) Draw the logic circuit for a MOD 15 asynchronous counter using negative edge triggered clock.

*Lukiskan litar logik pembilang tak-segerak MOD 15 yang menggunakan picuan pinggir negatif.*

[5 marks]  
(5 markah)

CLO3  
C2 (e) MOD 16 and MOD 4 synchronous counter are connected in a cascaded arrangement.

Calculate the total MOD produce by the counter.

*Pembilang segerak MOD 16 dan MOD 4 disambungkan secara siri. Kira jumlah MOD yang terhasil dari pembilang tersebut.*

[2 marks]  
(2 markah)

(ii) Simplify the Boolean expression.

*Permudahkan persamaan Boolean tersebut*

(iii) Draw the simplified logic circuit.

*Lukiskan litar logik daripada persamaan yang telah dipermudahkan.*

[6 marks]  
(6 markah)

CLO2  
C4

(c) Write the minimum SOP expression for the given karnaugh map in Figure 6.

*Tuliskan persamaan SOP minimum daripada peta karnaugh di Rajah 6.*

	$\overline{A}\overline{B}$	$\overline{A}B$	$AB$	$A\overline{B}$
$C\overline{D}$	1	1	0	0
$\overline{C}\overline{D}$	0	0	0	0
$C\overline{D}$	1	1	1	1
$\overline{C}\overline{D}$	1	1	1	1

Figure 6 / Rajah 6

[6 marks]  
(6 markah)

**QUESTION 2**  
**SOALAN 2**

CLO3  
C1

(a) Draw the symbol and circuit for positive edge trigger JK flip-flop

*Lukiskan simbol dan litar bagi JK flip-flop picuan pinggir positif*

[3 marks]  
(3 markah)



CLO3  
C2

(f) A 3 bit asynchronous counter is given 20 kHz to its clock input. Calculate the output frequency of the third stage.

*20 kHz diberikan kepada masukan jam pembilang tak-segerak 3 bit. Kira keluaran frekuensi pada peringkat ketiga.*

[2 marks]  
(2 markah)

CLO3  
C2

(g) Give **TWO (2)** differences between asynchronous counter and synchronous counter.

*Berikan DUA (2) perbezaan antara pembilang segerak dan pembilang tak-segerak*

[4marks]  
(4 markah)

CLO3  
C3

(h) Calculate the time required to shift the 4-bit data if the pulse frequency is 6MHz

*Kirakan masa untuk menganjak 4 bit data tersebut sekiranya frekuensi denyut adalah 6MHz.*

[3 marks]  
(3 markah)

**SOALAN TAMAT**