

SULIT



**BAHAGIAN PEPERIKSAAN DAN PENILAIAN
JABATAN PENDIDIKAN POLITEKNIK
KEMENTERIAN PENDIDIKAN TINGGI**

JABATAN KEJURUTERAAN ELEKTRIK

PEPERIKSAAN AKHIR

SESI JUN 2016

DEE2034: DIGITAL ELECTRONICS

**TARIKH : 23 OKTOBER 2016 (AHAD)
MASA : 2.30 PM – 4.30 PM (2 JAM)**

Kertas ini mengandungi **SEBELAS (11)** halaman bercetak.
Bahagian A: Objektif (10 soalan)
Bahagian B: Struktur (4 soalan)
Bahagian C : Esei (2 soalan)

Dokumen sokongan yang disertakan: Tiada

JANGAN BUKA KERTAS SOALAN INI SEHINGGA DIARAHKAN

(CLO yang tertera hanya sebagai rujukan)

SULIT

SULIT

SECTION A : 10 MARKS
BAHAGIAN A : 10 MARKAH

INSTRUCTION:
This section consists of TEN (10) objective questions. Mark your answers in the OMR form provided.

ARAHAN:
Bahagian ini mengandungi SEPULUH (10) soalan objektif. Tandakan jawapan anda di dalam borang OMR yang disediakan.

CLO1
C1

1.

Table 1 / Jadual 1

Binary	Octal	Hexadecimal
110101	65	35
10101011	Y	AB

State the value for Y in Table 1.
Nyatakan nilai yang sesuai bagi Y di dalam Jadual 1.

- A. 250
- B. 251
- C. 253
- D. 255

CLO1
C2

2. Express the 2's complement for the number - 34₁₀
Tentukan pelengkap 2' bagi nombor - 34₁₀

- A. 00100010
- B. 10100010
- C. 11011101
- D. 11011110

CLO1
C2

3. Determine the Boolean expression for Figure A3.
Tentukan persamaan Boolean bagi Rajah A3.

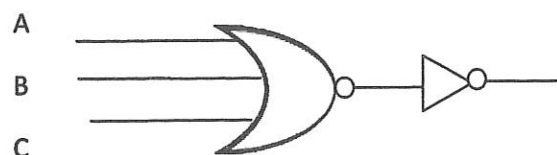


Figure A3/Rajah A3

- A. ABC
- B. $\overline{(ABC)}$
- C. $A+B+C$
- D. $\overline{(A+B+C)}$

CLO1
C3

4. Produce the Boolean expression (R) for the logic circuit in Figure A4.
Terbitkan persamaan Boolean (R) bagi litar logik pada Rajah A4.

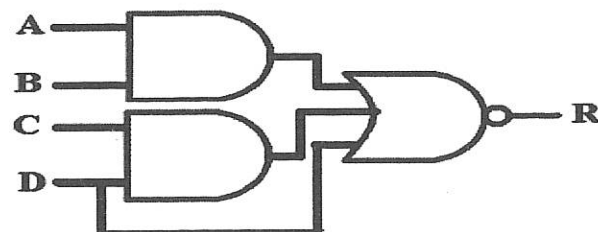


Figure A4/ Rajah A4

- A. $AB + CD + D$
- B. $\overline{AB + CD + D}$
- C. $(A+B)(C+D)(D)$
- D. $\overline{(A+B)(C+D)(D)}$

CLO1
C2

5. Determine the selector lines required for eight inputs multiplexer.
Tentukan baris pemilih yang diperlukan untuk lapan masukan pemultipleks.

- A. 2
- B. 3
- C. 4
- D. 8

CLO2
C1

6. Identify which of the following expression is in the Product-Of-Sum (POS) form.
Kenalpasti ungkapan manakah di antara berikut adalah dalam bentuk jumlah hasil tambah (POS).

- A. $(A+B)(C+D)$
- B. $(AB) + (CD)$
- C. $AB(CD)$
- D. $(AB)(CD)$

CLO2
C2

7. Select the output Q (X), output \overline{Q} (Y) and Output State (Z) for the SR flip flop Active HIGH if the input are given as in Table A7.

Pilih Keluaran Q (X), Keluaran \overline{Q} (Y) and Keluaran Keadaan (Z) bagi flip flop SR Aktif TINGGI jika masukan diberi di dalam Jadual A7.

Table A7/ Jadual A7

S	R	Q	\overline{Q}	Output State (Z)
0	1	X	Y	Z

- A. $X = 1$ $Y = 0$ $Z = \text{Set}$
- B. $X = 0$ $Y = 1$ $Z = \text{Hold}$
- C. $X = 1$ $Y = 1$ $Z = \text{Invalid}$
- D. $X = 0$ $Y = 1$ $Z = \text{Reset}$

CLO2
C2

8. Determine the largest decimal number that can be stored in asynchronous counter which have FIVE (5) flip-flops.
Tentukan nombor persepuluhan terbesar yang boleh di simpan dalam pembilang tidak bergerak yang mempunyai LIMA (5) flip-flop.

- A. 15
- B. 16
- C. 31
- D. 32

CLO2
C3

9. A MOD 16 asynchronous counter is set to count from 0101. What is the number after 20 clock pulses?
Pembilang tidak bergerak modulo 16 mula mengira dari 0101. Apakah nombor yang ke 20 kali denyutan jam?

- A. 0000
- B. 1001
- C. 1010
- D. 1111

CLO2
C2

10. The following statements are about SR flip-flop application EXCEPT:
Berikut merupakan kenyataan tentang aplikasi flip-flop SR KECUALI:
- A. To convert serial data to parallel data or vice versa
Menukar data sesiri kepada data selari atau sebaliknya
- B. To momentarily store binary data
Untuk menyimpan data perdua seketika
- C. To be used in basic arithmetic operations
Untuk digunakan dalam operasi aritmetik asas
- D. To construct a group of flip flop
Untuk membina sekumpulan flip-flop

SECTION B : 60 MARKS
BAHAGIAN B : 60 MARKAH

INSTRUCTION:

This section consists of **FOUR (4)** structured questions. Answer **ALL** questions.

ARAHAN:

Bahagian ini mengandungi **EMPAT (4)** soalan berstruktur. Jawab **SEMUA** soalan.

QUESTION 1**SOALAN 1**CLO1
C1

- a) Convert 128_{10} to octal number.
Tukarkan 128_{10} kepada nombor octal.

[3 marks]

[3 markah]

CLO1
C3

- b) Convert the BCD code 10010011 to its equivalent binary and hexadecimal number.
Tukarkan kod BCD 10010011 kepada nombor binari dan heksadesimal yang senilai.

[6 marks]

[6 markah]

CLO1
C3

- c) Solve the 8- bits arithmetic operation below using 2's complement method.

$$-17_{10} + 34_{10}$$

Selesaikan operasi arithmetik 8-bit di bawah menggunakan kaedah pelengkap 2

$$-17_{10} + 34_{10}$$

[6 marks]

[6 markah]

QUESTION 2

SOALAN 2

CLO1
C1

- a) Tabulate the truth table for 2 inputs NOR gate.
Jadualkan jadual kebenaran untuk get TAK ATAU 2 masukan.

[3 marks]
[3 markah]

CLO2
C3

- b) Complete the Boolean expression Y for logic circuit shown in figure 2B(b) below and reduce it using Boolean Algebra Law.
Lengkapkan persamaan Boolean Y bagi litar logik yang ditunjukkan dalam rajah 2B(b) di bawah dan ringkaskan persamaan itu menggunakan Hukum Boolean Algebra.

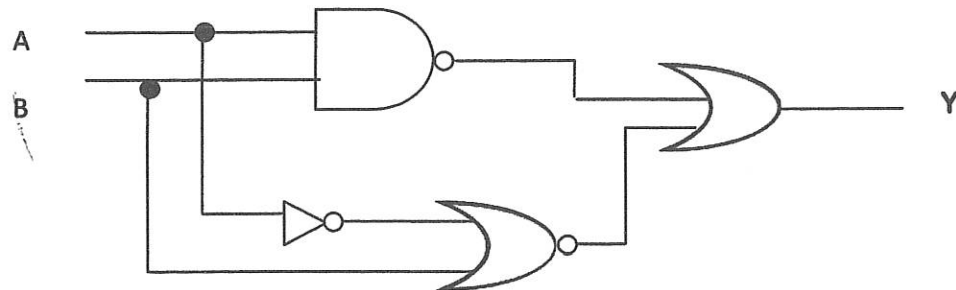


Figure 2B(b)/Rajah 2B(b)

[6 marks]
[6 markah]

CLO2
C3

- c) Draw the logic circuit of decimal to BCD encoder and define the function of encoder.
Lukiskan Litar logik untuk pengkod decimal kepada BCD dan nyatakan fungsi pengkod.

[6 marks]
[6 markah]

QUESTION 3

SOALAN 3

CLO2
C1

- a) List out **THREE(3)** applications of flip-flop.
Senaraikan TIGA(3) kegunaan flip-flop.

[3 marks]
[3 markah]
SULIT

CLO2
C2

- b) Identify the symbol and logic circuit for Clock SR flip-flop and JK flip-flop.
Kenalpasti simbol dan litar logik untuk Flip-flop SR berklok dan JK.

[5 marks]
[5 markah]

CLO2
C3

- c) Complete the table 3B(c) below for the output of T flip-flop.
Lengkapkan jadual 3B(c) di bawah bagi keluaran flip-flop T.

INPUT	BEFORE CLOCK		AFTER CLOCK	
	Q_n	$\overline{Q_n}$	Q_{n+1}	$\overline{Q_{n+1}}$
T	Q_n	$\overline{Q_n}$	Q_{n+1}	$\overline{Q_{n+1}}$
0	1	0		
1	1	0		
1			1	0
0	1	0		
1				
0	0	1		

Table 3B(c)/Jadual 3B(c)

[7 marks]
[7 marks]

QUESTION 4

SOALAN 4

CLO2
C2

- a) Identify **TWO (2)** types of shift register that function as a counter.
Kenalpasti DUA(2) jenis alat daftar yang berfungsi sebagai pembilang

[3 marks]
[3 markah]

SULIT

CLO2
C3

- b) The content of a 4 bits register is initially 1101. The register is shifted six times to the right with the serial input being 101101. Illustrate the content of the register after each shift.

Keadaan awal di dalam alat daftar 4 bit ialah 1101. Alat daftar berkenaan telah dianjak ke kanan secara sesiri dengan data masukannya ialah 101101. Tunjukkan kandungan data pada alat daftar tersebut setelah dianjak satu kali.

[6 marks]

[6 markah]

- c) Draw the logic circuit for SIPO and PIPO 5 bits shift register using D flip-flop.

Lukiskan litar logik untuk Alat daftar SIPO dan PIPO 5 bit menggunakan flip-flop D.

[6 marks]

[6 markah]

CLO2
C3

SULIT

SECTION C : 30 MARKS

BAHAGIAN C : 30 MARKAH

INSTRUCTION:

This section consists of TWO (2) essay questions. Answer ALL questions.

ARAHAN:

Bahagian ini mengandungi TWO (2) soalan esei. Jawab SEMUA soalan.

QUESTION 1

SOALAN 1

CLO2
C3

Refer to the Figure C1, there are three logic-signal lines P, Q, R being used to represent a 3-bit binary number with P as the MSB (Most Significant bit) and R as the LSB (Least Significant bit). The binary inputs are fed to a logic circuit that will produce a HIGH output only when a majority of the input is high. Use a K-Map method to simplify the Boolean expression when you design the logic circuits and show the term for each case where the output is logic 1.

Merujuk kepada Rajah C1 di bawah, di mana tiga baris logik isyarat P, Q, R yang digunakan untuk mewakili nombor perduaan 3-bit dengan P sebagai MSB (Bit Paling Besar) dan R sebagai LSB (Bit Paling Kecil). Input binari dikenakan kepada litar logik yang akan menghasilkan keluaran TINGGI hanya apabila majoriti input adalah tinggi. Gunakan kaedah Peta Karnaugh untuk memudahkan ungkapan Boolean apabila anda mereka bentuk litar logik dan tunjukkan persamaan Boolean bagi setiap kes di mana keluaran adalah logik 1.

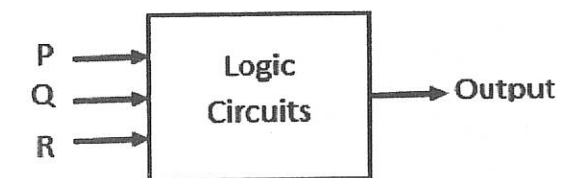


Figure C1/Rajah C 1

[15 marks]

[15 markah]

SULIT

QUESTION 2

SOALAN 2

CLO2
C5

Design a synchronous up counter circuit that will count the random number 0,2,4,6 repeatedly by using positive edge triggered JK flip flop.

Rekakan sebuah litar pembilang segerak yang akan mengira bilangan nombor secara rawak mengikut turutan 0,2,4,6 secara berulang kali dengan menggunakan flip flop JK picuan pinggir positif.

[15 marks]

[15 markah]

SOALAN TAMAT